МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ РОССИЙСКОЙ ФЕДЕРАЦИИ

Федеральное государственное бюджетное образовательное учреждение

высшего образования

«Вятский государственный университет»

(ФГБОУ ВО «ВятГУ»)

Факультет автоматики и вычислительной техники

Кафедра ЭВМ

Отчёт

Лабораторные работы по дисциплине

«Проектирование цифровых устройств»

Объединенная функциональная схема

Выполнил студент группы ИВТб-2301-04-00 / Жеребцов К. А.

Проверил преподаватель / Клюкин В.Л.

Киров 2022

1. Цель

Разработать операционную часть АЛУ для реализации следующих операций:

* Умножения чисел третьим способом в ДК с порядками с автоматической коррекцией;
* Сложение модулей;
* НЕ А ИЛИ В;

1. Описание алгоритмов

2.1 Описание алгоритма умножения

1. Считать множимое.
2. Проверить множимое на равенство нулю.
   * Если множимое равно нулю, то операцию умножения прекратить, результат равен нулю.
   * Если множимое не равно нулю, то перейти к п.3.
3. Считать множитель.
   * Если множитель равен нулю, то операцию умножения прекратить, результат равен нулю.
   * Если множитель не равен нулю, то перейти к п.4.
4. Определить порядок произведения путем сложения порядков исходных сомножителей. Перейти к п.5.
5. Проверить сумму порядков на ПРС и ПМР.
   * Если при сложении порядков положительного знака в результате получен порядок, знак которого отличается от знаков операндов, то эта ситуация сигнализирует о возникновении ПРС, при котором следует прекратить операцию умножения.
   * Если при сложении порядков положительного знака в результате получен порядок, знак которого отличается от знаков операндов, а во всех разрядах, кроме знакового, лежит «0», то эта ситуация сигнализирует о возникновении временного ПРС, которое может устраниться при нормализации.
   * Если при сложении порядков отрицательного знака в результате получен порядок, знак которого положителен, а в остальных разрядах есть хотя бы одна «1», или если при сложении порядков отрицательного знака в результате получен порядок, знак которого отрицателен, а во всех остальных разрядах лежит «0», то было выявлено ПМР. Операцию умножения необходимо прекратить и выдать в качестве результата 0.
   * Если ничего не было зафиксировано, то перейти к п.6.
6. Выполнить цикл умножения (анализируются 2 смежные цифры множителя: знаковый и старший разряд) по следующим правилам:
   * Если знаковый разряд множителя равен “1”, а цифра соседнего старшего множителя “0”, то множимое вычитаем из младших 23 разрядов СЧП, к старшим прибавить “0”.
   * Если знаковый разряд множителя равен “0”, а цифра соседнего старшего множителя “1”, то множимое складываем с младшими 23 разрядами СЧП, к старшим прибавить “0”.
   * Если анализируемые цифры равны соответственно “00” либо “11”, то ко всем разрядам СЧП прибавляется “0”.
   * СЧП сдвигается влево на 1 разряд, множитель сдвигается влево на 1 разряд (Правило сдвига отрицательных чисел в ДК: при сдвиге влево освобождающиеся младшие разряды заполняются “0”).
   * Окончание цикла происходит, когда все разряды множителя равны “0”, при этом на последнем шаге сдвиг СЧП не выполняется. После окончания цикла перейти к п.7.
   * Результат получается в ДК со знаком.
7. Произвести округление результата. Перейти к п.8.
8. Произвести нормализацию мантиссы, если необходимо. При фиксации временного ПРС, когда в нормализации нет необходимости, означает, что произошло истинное ПРС, в противном случае (когда необходима нормализация) вычитается единица из порядка произведения и проверяется ПМР, если ПМР, то выдать в качестве результата “0”, в противном случае перейти к п.9.
9. Выдать результат.

2.2 Описание алгоритма сложения модулей

1)Считать первый операнд;

2) Считать второй операнд;

3) Выполнить вычитание порядков;

4) Проверить на ПРС:

* + если до вычитания в знаковых разрядах порядков обоих чисел был ноль, а в результате вычитания в знаковом разряде порядка результата оказалась единица, то произошло ПРС. Выдать сигнал о ПРС и завершить операцию;
  + иначе перейти к п. 5.

5) Выполнить сравнение разности порядков с -23 и 23

* + если разность порядков >=23, то выдать первый операнд в качестве результата сложения;
  + если разность порядков <=-23, то выдать второй операнд в качестве результата сложения;
  + иначе, перейти к п. 7;

6) Выровнять порядки путем сдвигов мантиссы меньшего из чисел вправо и уменьшением порядка на единицу. Выполнять пока разность не окажется равной 0;

7) Сложить модули мантисс чисел;

8) Если в знаковом разряде результата оказалась 1, то необходимо сдвинуть мантиссу суммы на один разряд вправо, увеличить порядок на 1, а также установить флаг переноса и перейти. Проверить на возникновение ПРС в порядках. Если ПРС произошло – установить флаг ПРС и прекратить операцию. Иначе перейти к п. 10;

9) Нормализовать результат;

10) Если при нормализации произошла ПМР в порядках, выдать результат равный нулю;

11) Выдать результат;

2.3 Описание алгоритма НЕ А ИЛИ В

1)Считать первый операнд;

2) Считать второй операнд;

3) Инвертировать первый операнд и выполнить ИЛИ со вторым операндом

4) Выставить флаги и выдать результат

Объединённые ФС и ГСА

|  |  |  |  |
| --- | --- | --- | --- |
| Из ОА в УА | | Из УА в ОА | |
| Сигнал | Логическое условие | Сигнал | Микрооперация |
| Х | Проверка наличия операндов на ШИВх | Y0 | Запись в RG2, T6, Очистка RG5 |
| P0 | Операнд равен нулю | Y1 | Запись Т5 |
| P1 | Результат не нормализован, при умножении | Y2 | запись RG1, RG4 |
| P2 | Результат не нормализован, при сложении | Y3 | Сдвиг Rg1 |
| P3 | Окончание умножения | Y4 | Сдвиг Rg2 |
| P4 | Старший разряд СТ1 | Y5 | Запись СТ1 |
| P5 | СТ1 равен 0 | Y6 | Очистка СТ1 |
| P6 | Исключительная ситуация при сложении порядков; | Y7 | СТ1+1 |
| P7 | Старший разряд СТ2 | Y8 | СТ1-1 |
| P8 | ПРС | Y9 | Инверсия RG2 |
| P9 | ПМР | Y10 | очистка RG3 |
| P10 | СТ2 равен 0 | Y11 | запись RG3 |
| P11 | СТ2 равен 0 без старшего разряда | Y12 | Сдвиг RG3 Влево |
| P12 | А>B На компараторе | Y13 | Сдвиг RG3 Вправо |
| P13 | Логическая операция результат 0 | Y14 | Инверсия RG2 +1 |
| P14 | Умножение- результат ноль | Y15 | запись RG5 |
| P15 | Сложение в умножении | Y16 | Очистка СТ2 |
| P16 | Старший разряд RG2 | Y17 | Запись СТ2 |
| P17 | 23 разряд RG3 | Y18 | СТ2+1 |
| Z | Проверка возможности выдачи результата на ШИВых | Y19 | СТ2-1 |
|  |  | Y20 | инверсия СТ1 |
|  |  | Y21 | Запись СТ3 |
|  |  | Y22 | СТ3+1 |
|  |  | Y23 | Запись в Т1 |
|  |  | Y24 | Запись Т4 |
|  |  | Y25 | Запись Т2 |
|  |  | Y26 | Выдача результата на шину |



Рисунок 7 – Объединенная ФС

Вывод:

В ходе выполнения лабораторной работы была разработана объединённая функциональная схема устройства на основе алгоритмов операций.